

⑦

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 02-177706

(43)Date of publication of application : 10.07.1990

(51)Int.Cl.

H03F 3/34
// G11B 5/09

(21)Application number : 01-223340

(71)Applicant : ARCHIVE CORP

(22)Date of filing : 31.08.1989

(72)Inventor : QUINTUS JOHN J
SHEEHAN MICHAEL S

(30)Priority

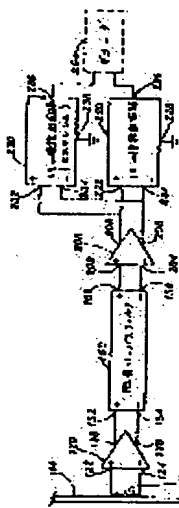
Priority number : 88 239302 Priority date : 01.09.1988 Priority country : US

(54) COMPENSATION CIRCUIT FOR ELIMINATING OFFSET VOLTAGE TO ADJUST COMMON MODE VOLTAGE OF DIFFERENCE SIGNAL

(57)Abstract:

PURPOSE: To self-compensate the change of parts due to temperature and time without requiring the first manual adjustment by feeding back a compensation signal to an offset control input terminal so that the DC differential offset of a differential amplifier may be controlled to reduce the differential offset voltage.

CONSTITUTION: The differential output signal from a differential amplifier 200 is connected to the input of a first threshold detection circuit 220, and this circuit 220 is provided with a non-inverted input terminal 222, an inverted input terminal 224, an output terminal 226, and a reference voltage terminal 228. The differential output signal from the differential amplifier 200 is connected to the input of a second threshold detection circuit 230, and this circuit 230 is provided with a non-inverted input terminal 232, an inverted input terminal 234, an output terminal 236, and a reference voltage terminal 238. The differential amplifier 200 is automatically controlled to give the differential output voltage which has the offset voltage which is practically 0 at the time when the change due to temperature or the secular change of the differential voltage supplied to the input of the differential amplifier 200 is equalized to 0.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A)

平2-177706

⑮ Int. Cl.³
H 03 F 3/34
// G 11 B 5/09

識別記号 庁内整理番号
3 2 1 A 6751-5J
A 8322-5D

⑬ 公開 平成2年(1990)7月10日

審査請求 未請求 請求項の数 13 (全21頁)

⑭ 発明の名称 オフセット電圧をゼロにし差信号の共通モード電圧を調整する補償回路

⑯ 特 願 平1-223340

⑰ 出 願 平1(1989)8月31日

優先権主張 ⑱ 1988年9月1日 ⑲ 米国(U S) ⑳ 239,302

㉑ 発 明 者	ジョン・ジェイ・クインタス	アメリカ合衆国、カリフォルニア州 90621, ビュナ・パーク、ハーゼルトイン・グリーン 8228
㉒ 発 明 者	マイケル・スコット・シェーハン	アメリカ合衆国、カリフォルニア州 92707, サンタ・アナ、ウエスト・ステイブンス 1101
㉓ 出 願 人	アーチーブ・コーポレーション	アメリカ合衆国、カリフォルニア州 92626, コスタ・メサ、サンフラワー・アベニュー 1650
㉔ 代 理 人	弁理士 鈴江 武彦	外3名

明 細 書

1. 発明の名称

オフセット電圧をゼロにし差信号の共通モード電圧を調整する補償回路

2. 特許請求の範囲

(1) 差動増幅器の非反転および反転出力信号のDC差動オフセットを制御するためのオフセット制御入力端子を有する差動増幅器によつて発生される非反転および反転出力信号のDC成分間の差動オフセット電圧の大きさを減少させるための補償信号を発生する補償回路において、

差動オフセット電圧に比例する差信号を出力するために前記差動増幅器からの非反転および反転出力信号のそれぞれのAC成分からDC成分を分離する分離回路と、

前記差信号を増幅し、差動オフセット電圧に比例する補償信号を発生する増幅回路とを具備しており、

前記補償信号は、前記差動オフセット電圧を減少させるために前記差動増幅器のDC差動オフセ

ットを制御する如く前記オフセット制御入力端子にフィードバックされることを特徴とする補償回路。

(2) 前記増幅回路は第1および第2の入力端子を有する演算増幅器を備え、前記分離回路は前記第1の入力端子に前記非反転出力信号を結合するための第1の抵抗と前記第2の入力端子に前記反転出力信号を結合するための第2の抵抗と前記第1の入力端子に前記反転出力信号のAC成分を結合するための第3の抵抗および第1のキャパシタの直列結合と前記第2の入力端子に前記非反転出力信号のAC成分を結合するための第4の抵抗および第2のキャパシタの直列結合とを具備し、前記AC成分は前記増幅器の前記第1および第2の入力端子において互いに実質的に消去され、それにより前記増幅器は前記差動増幅器の非反転および反転出力信号のDC成分間の差を増幅することとを特徴とする特許請求の範囲第1項記載の補償回路。

(3) 前記増幅回路は演算増幅器を備えている特

許請求の範囲第1項記載の補償回路。

(4) 前記増幅回路は能動性ローパスフィルタが構成されるようにキャパシタを有する演算増幅器を備えている特許請求の範囲第2項または第3項記載の補償回路。

(5) オフセット電圧を有する第1および第2の出力信号を出力する差動増幅器のDC差動オフセットを制御する方法において、

第1および第2の信号のそれぞれからAC成分を分離し、

第1の信号のAC成分を第2の信号と合算して第1の和信号を生成し、

第2の信号のAC成分を第1の信号と合算して第2の和信号を生成し、

第1および第2の和信号を演算増幅器に与えて前記第1および第2の和信号間の電圧差にตอบสนองする出力信号を生成し、

差動増幅器のDC差動オフセットを制御するための入力信号として演算増幅器から出力信号を生成し、第1および第2の和信号間の差を減少させ

と第2の入力信号との差にตอบสนองする出力信号を生成する第2の回路と、

前記第2の回路からの前記出力信号を受信し、前記差動増幅器からの前記差入力信号を受信し、前記予め定められた大きさの実質上一定の共通モード電圧を有する第1および第2の差出力信号を出力する電圧分割回路網とを具備していることを特徴とする補償回路。

(7) その非反転入力における前記共通モード電圧にตอบสนองする前記信号を受信し、その第2の入力における前記予め定められた基準電圧にตอบสนองする前記信号を受信する演算増幅器を具備していることを特徴とする特許請求の範囲第6項記載の補償回路。

(8) 予め定められた基準電圧に実質上等しい既知の共通モード電圧を有する1対の差出力信号を生成する方法において、

未知の共通モード電圧を有する1対の差動入力電圧を受信し、

前記未知の共通モード電圧にตอบสนองするDC電圧

るように差動増幅器のDC差動オフセットを制御して前記差動増幅器からの第1および第2の出力信号のDC成分間の差を減少させることを特徴とする差動増幅器のDC差動オフセットを制御する方法。

(6) 差動増幅器からの第1および第2の差入力信号を受信し、予め定められた基準電圧にตอบสนองする予め定められた大きさの実質上一定の共通モード電圧を有する2つの差動出力信号を生成する補償回路において、

前記差動増幅器からの第1および第2の差入力信号間の差オフセット電圧にตอบสนองし、前記差動増幅器にフィードバック信号を出力して前記差動増幅器のDC差オフセット電圧を調整して前記差オフセット電圧を実質上ゼロに等しくする第1の回路と、

前記差動増幅器からの前記第1および第2の差入力信号の共通モード電圧にตอบสนองする第1の入力信号および前記予め定められた基準電圧にตอบสนองする第2の入力信号を受信し、前記第1の入力信号

レベルを分離し、

前記分離されたDC電圧レベルを演算増幅器に1入力として与え、

前記予め定められた基準電圧にตอบสนองする第2の信号を前記演算増幅器に対する第2の入力として与え、

前記分離されたDC電圧レベルと前記第2の信号との間の差にตอบสนองする再生電圧出力信号を発生させ、

前記再生電圧出力信号を入力として電圧分割回路に供給し、

前記1対の差動入力信号を入力として電圧分割回路に供給し、

前記基準電圧に実質上等しい共通モード電圧を有する1対の差動出力信号を前記電圧分割回路から出力させることを特徴とする方法。

(9) 第1および第2の入力および第1および第2の出力を具備し、その第1の出力は第1の出力信号を生成し、その第2の出力は第2の出力信号を生成し、それら第1および第2の出力信号は未

知の大きさのDC成分とAC成分とを有している差動増幅器と、

前記第1および第2の出力信号を受信するように接続され、前記第1および第2の出力信号の前記DC成分の相対的な大きさを実質的に等しくなる如く調整するために前記差動増幅器に供給されるフィードバック信号を発生させる補償回路と、

前記第1および第2の出力信号を受信するように接続され、前記第1および第2の出力信号の少なくとも一つの前記DC成分にตอบสนองする信号を基準信号と比較して前記DC成分の大きさを調整してそれぞれ既知の固定された大きさのDC成分を有する第1および第2の補償された出力信号を生成する制御回路と、

前記第1および第2の補償された出力信号と比較し、前記第1および第2の補償された出力信号相対的な大きさにตอบสนองする検出器出力信号を生成するゼロ交差検出器とを具備していることを特徴とする信号処理装置。

(10) 前記補償回路は第1および第2の入力を有

(12) 前記回路網は、それぞれ第1および第2の入力と出力とを有する第1および第2の電圧分割装置を備え、前記第1の電圧分割装置の第1の入力は前記第1の差動増幅器出力を受ける如く接続され、前記第2の電圧分割装置の第1の入力は前記第2の差動増幅器出力を受ける如く接続され、前記第1および第2の電圧分割装置の第2の入力は前記再生信号を受ける如く接続され、前記第1および第2の電圧分割装置の出力はそれぞれ前記第1および第2の補償され出力信号を出力する特許請求の範囲第11項記載の補償回路。

(13) 前記再生信号は前記DC成分に応じた信号が減少するとき増加し、前記DC成分に応じた信号が増加するとき減少して前記第1および第2の補償され出力信号のDC成分を実質上一定の大きさに維持する特許請求の範囲第12項記載の補償回路。

3. 発明の詳細な説明

[産業上の利用分野]

この発明は、デジタル磁気テープ駆動装置、磁

する演算増幅器を具備し、この演算増幅器の第1の入力は前記第1の差動増幅器出力信号のAC成分および前記第2の差動増幅器出力信号を受ける如く接続され、前記演算増幅器の第2の入力は前記第2の差動増幅器出力信号のAC成分および前記第1の差動増幅器出力信号を受ける如く接続され、前記演算増幅器は前記第1および第2の差動増幅器出力信号の前記DC成分における大きさの差に応じた出力信号を生成する特許請求の範囲第9項記載の補償回路。

(11) 前記制御回路は、

前記DC成分にตอบสนองする前記信号を受ける第1の入力と前記基準信号を受ける第2の入力とを有し、前記DC成分にตอบสนองする前記信号と前記基準信号との間の差に応じた大きさを有する再生信号を出力する演算増幅器と、

前記第1および第2の差動増幅器出力信号および前記再生信号を受け、前記第1および第2の補償され出力信号を出力する回路網とを具備する特許請求の範囲第9項記載の補償回路。

気ディスク装置等のようなデジタル磁気記録装置中で使用される電気回路に関し、特に磁気読取りヘッドからの電気信号をデジタルデータに変換するために使用される回路に関する。

[従来技術]

デジタル磁気テープ駆動装置はコンピュータで発生された大量のデジタルデータを磁気記録テープに蓄積するために普通に使用されている。例えばそのような磁気テープ駆動装置はコンパクトな長時間のデータ蓄積を行うためにハードディスク駆動装置に蓄積された大量のコンピュータデータをバックアップするために使用されている。

デジタルデータ(1および0)はテープその他の磁気媒体(ディスク等)上に磁気媒体の表面に近接した書き込みヘッドにより発生された磁界の変化によつて蓄積される。磁界の変化は記録磁気媒体の表面上の粒子の磁極を書き込みヘッドにより発生された磁界の方向にしたがって整列させる。したがってデジタルの1と0は粒子の磁極の整列によつて磁気媒体上に表される。デジタルの1と0

を磁界の変化に変換し、したがって磁気媒体上の粒子の磁極の整列に変換するために多数の異なる符号化方法が使用されている。このような符号化方法のいくつかの例としてはリターン・ツー・ゼロ (RZ) 符号化法、ノンリターン・ツー・ゼロ (NRZ) 符号化法、ノンリターン・ツー・ゼロ反転 (NRZI) 符号化法、位相符号化法 (PE) 等がある。

データが磁気媒体から再生されるとき、この磁気媒体は磁気媒体表面に近接して位置する読取りヘッドを通過する。読取りヘッドは磁気媒体が通過するとき磁気媒体表面上の磁気粒子の整列によって生じた磁界変化を感知する。読取りヘッドは磁界変化に応じた小さな電圧を発生する。発生されたヘッド電圧は増幅され関係する読取り回路に供給され、そこでヘッド電圧は磁気媒体上に記録されたもののデジタルデータに対応するデジタルデータに変換される。読取り回路は磁界変化に対応するヘッド電圧中のピークを感知することによってこれを行う。ピークは増幅されたヘッド電圧

を微分して増幅されたヘッド電圧のピークに対応する等しい大きさを有する微分電圧の微分対を与えることによつて検知される。等しい大きさが生じるときは読取り回路中のしきい値検出回路によつて検出され、等しい大きさの発生のタイミングは再生されるべきデータがデジタル1であるか0であるかを決定するために使用される。微分電圧の対の電圧が等しい大きさである時点は電圧対のゼロ交差と呼ばれる。しかし当業者はゼロ交差において対の電圧がゼロでない大きさを有することもあることが理解できるであろう。

上記の技術によつてデジタルデータの再生に成功するためには、読取り回路は微分電圧の零交差点の正確な位置を定めることが重要である。典型的なテープ読取り回路は読取りヘッドからの信号を使用信号レベルに増幅する増幅回路を使用する。しきい値検出回路よりも前で微分信号を増幅するために別の増幅回路が使用される。増幅回路中の不完全性のために増幅器の各段は増幅された信号中にされたエラーを誘起する主要部分であり、微

分された信号のゼロ交差の時間的位置にエラーを有する出力信号を与える。これらのエラーは例えばオフセットがゼロでなければならないとき、および、または微分出力において共通モード電圧オフセットを有するときそれらの微分された出力電圧中の微分電圧オフセットを有する増幅器によつて生じる。磁気媒体上の高いデータ密度に対しては、ゼロ交差信号のタイミングにおける小さなエラーでもデジタルデータの正確な再生を妨害する可能性がある。

〔発明の解決すべき課題〕

既知の磁気記録および再生装置は微分および共通モード電圧オフセットを減少させるために増幅器段を調整する補償回路を備えている。しかしながら既知の補償回路は一般的にポテンシオメータ等のような手動調整装置を含み、それらは所望のオフセット電圧を与えるように工場で調整されている。しかしながらこのような調整は広い温度範囲にわたつて適切であることはまれであり、さらに時間的に変化する。さらに補償回路の手動調整

磁気テープ駆動装置のような大量生産装置には望ましいものではない。したがって最初の手動調整を必要とせず、温度および時間による部品の変化を自己補償する微分および共通モード電圧オフセットを調整する自動的システムの必要性が存在している。

〔課題解決のための手段〕

この発明は、テープヘッド読取り回路中で使用する補償回路に関する。この補償回路は差動増幅器からの非反転および反転出力信号間の出力オフセット電圧を消去する。この回路はまた差動増幅器の出力の共通モード電圧を調整し、それを既知の基準値に設定する。

この発明の補償回路は、まず差動増幅器からの非反転および反転出力信号のDC成分を2個の合算接続部のそれぞれにおいて分離する。各成分は各出力信号のAC成分を他の出力信号のDC成分と交差結合することによつて分離する。差動増幅器出力信号のAC成分は実質的に等しく互いに反対であり、AC成分は合算接続部において互いに

消去されるので合算接続部における電圧は2つの出力信号の一つのDC成分のみとなる。

差動増幅器の出力のDC成分は演算増幅器の入力信号として与えられる。演算増幅器は差動増幅器からの非反転および反転出力信号のDC成分間の微分オフセット電圧に比例する出力信号を発生する。演算増幅器からの出力信号は演算増幅器から差動増幅器へのフィードバックを行うために差動増幅器の利得制御調整入力へ入力信号として与えられる。このフィードバックは実質上ゼロに等しい大きさに差出力電圧を維持するために差動増幅器の出力のDC差動オフセットの連続的調整を行う。

補償回路はさらに差動増幅器からの非反転および反転出力信号の共通モードDC電圧を既知の基準電圧に設定する。合算接続部における分離されたDC成分は第2の演算増幅器の第1の入力端子へ入力として与えられる。既知の基準電圧はこの演算増幅器の第2の入力端子へ入力として与えられる。第2の演算増幅器は第1の入力の電圧と第

2の入力の基準電圧との間の差に応じた出力信号を出力する。第2の演算増幅器からの出力信号は1対の電圧分割回路網の各第1の入力へ入力信号として与えられる。電圧分割回路網の第2の入力は差動増幅器からの出力信号を受けるとように接続されている。電圧分割回路網の出力は電圧分割回路網の第1と第2の入力における信号に応じた出力信号を生成する。第2の演算増幅器は差動増幅器からの出力信号の共通モード電圧レベルに応じてその出力電圧を自動的に調整し、そのため電圧分割回路網の出力信号のDC成分は実質上一定になり、実質上基準電圧に等しくなる。好ましい実施例では差動増幅器からの出力信号の共通モード電圧が増加するとき、電圧分割回路網の終端電圧は減少し、共通モード電圧が減少すれば終端電圧は増加する。

〔実施例〕

この発明の実施例を説明する前に、この発明によつて解決される問題がよく理解できるように磁気テープ駆動装置中の読取り回路の一例について

動作を説明する。

読取り回路の一例および発明の解決すべき問題の説明

第1図は磁気テープ駆動装置の読取り回路100のブロック図である。図示のように、読取り回路100は読取りヘッド110を備えている。よく知られているように、記録された磁気テープ部分114が読取りヘッド110を通過するとき、磁気テープ部分114上の粒子の磁気方位によつて生じた磁界の変化は読取りヘッド110に小さな電気信号電圧を誘起する。これらの小さな読取り電圧は読取りヘッド110から時間的に変化する差動出力信号として出力される。電圧は非常に小さいから、読取りヘッド110の出力信号は読取りヘッド増幅器120の非反転(+)入力端子122および反転(-)入力端子124へ差動入力信号として与えられる。読取りヘッド増幅器120はテキサスインスツルメント社から市販されているTL040型のような差動ビデオ増幅器であることが好ましい。

よく知られているように、読取りヘッド増幅器

120は非反転出力端子126と反転出力端子128の間の差出力信号を出力し、それは入力端子122と124の間の電圧差に比例する。第2図の波形130は読取りヘッド増幅器120の非反転出力端子126における出力信号の一例を示している。同様に第2図の波形132は読取りヘッド増幅器120の反転出力端子128における出力信号の一例を示している。波形130および132は差出力信号を表し、波形130の大きさが増加するとき波形132の大きさは減少し、或いはその反対である。波形130および132は理想的なものとして示され、両方の波形は破線134で示された共通モード電圧レベルを同時に横切る。

第1図の読取り回路100のような典型的な読取り回路においては、読取りヘッド増幅器120からの増幅された出力信号は読取りヘッド110の電圧出力からデジタルデータを導出する回路によつて直接使用されない。従来の技術で知られているようにデジタル情報はテープ114上の粒子の磁界の最大変化率に対応する読取りヘッド電圧の大きさ

のピークにより符号化される。これらのピークは波形130では位置140と142で示され、波形132では位置144と146で示されている。一般的に信号における相対的な最大値を検出するよりも、特定の電圧しきい値を信号が検切る時点を検出するほうが容易である。さらに読取りヘッド増幅器120からの増幅された出力信号は不所望な高周波雑音を含んでいいる。したがって読取り回路100はさらに非反転入力端子152、反転入力端子154、非反転出力端子156、反転出力端子158を有する差動微分ローパスフィルタ150を具備している。その非反転入力端子152は読取りヘッド増幅器120の非反転出力端子126に接続されて非反転出力信号を受け、反転入力端子154は読取りヘッド増幅器120の反転出力端子128に接続されて反転出力信号を受ける。

一例において微分ローパスフィルタ150は第3図に示すように微分およびフィルタ作用を行うために入力端子152、154と出力端子156、158の間に接続れた複数のキャパシタ160、162、164、

とき波形190は大きさを増加し、波形192が大きさを増加するとき波形190が大きさを減少する。理想的には両方の波形は同時に基準電圧 V_{REF} に実質上等しい大きさを有する。

ここに記載した実施例では、信号は微分信号であり、用語“ゼロ交差”は1対の微分信号中の非反転信号が同じ対の反転信号の大きさに等しい時点をいうものである。換言すれば、ゼロ交差において2つの信号間の差電圧はゼロに等しい。好ましくはゼロ交差において両信号の大きさは基準信号に対応する電圧に実質上等しい。したがって複数の位置194と196における波形190と192のゼロ交差は基準電圧 V_{REF} を基準とし、また基準電圧交差とも考えられる。それ故ここで使用されているように、用語“ゼロ交差”はまた信号電圧の大きさが既知の基準電圧のレベルと交差する時点をいうものである。差動微分ローパスフィルタ150の1実施例においては、基準電圧 V_{REF} は増幅器回路用の正電源電圧のほぼ半分に選択されている(例えば5ボルトの電源が使用されるとき約

188および複数のインダクタ170、172、174、176を備えている。さらに1対の抵抗180と182が非反転出力端子156と反転出力端子158からそれぞれDC基準電圧 V_{REF} へ接続され、それにより差動微分ローパスフィルタ150の出力信号は基準電圧 V_{REF} を基準とされる。

差動微分ローパスフィルタ150の出力信号は第4図に非反転出力端子156における信号を表す波形190と反転出力端子158における信号を表す波形192として示されている。波形190は第2図の波形130を微分しフィルタした結果を表し、波形192は第2図の波形132を微分しフィルタした結果を表している。波形190と192は、波形130と132におけるピーク140と144に時間的に対応した複数の位置194においてそれらの間のゼロ微分オフセット電圧 V_{DIF} を有し、また波形190と192は、波形130と132におけるピーク142と146に時間的に対応した複数の位置196においてそれらの間のゼロ微分オフセット電圧を有する。波形190と192は、波形192が大きさを減少する

2.5ボルト)。

差動微分ローパスフィルタ150の出力端子156と158からの非反転出力信号と反転出力信号はそれぞれ差動増幅器200の非反転(+)入力端子202と反転(-)入力端子204に入力として与えられる。読取り回路100の実施例においては、差動増幅器200はナショナル・セミコンダクター社によつて製造されている2441型ビデオ増幅器のビデオ増幅器部分のようなビデオ増幅器がよい。差動増幅器200はいる端子202および204に置ける微分入力信号を増幅し、非反転(+)出力端子206に非反転出力信号を、反転(-)出力端子208に反転出力信号を出力する。非反転出力信号および反転出力信号は差動出力信号を構成し、第5図では波形210および212で表わされている。もちろん差動増幅器200からの出力信号の大きさは差動微分ローパスフィルタ150からの対応する入力信号よりも大きい。さらに2つの出力信号は差動増幅器200の特性である大きさを有し、温度、エージング、その他のファクターによつて変化する。

る共通モードDC電圧 V_{CM} に関連する。2つの出力信号は第4図の波形190および192のゼロ交差点194および198に一般的に対応する複数のゼロ交差点214および218で同じ電圧値を有する。

差動増幅器200からの差動出力信号は第1のしきい値検出回路220の入力に接続され、この第1のしきい値検出回路220は非反転入力端子222と反転入力端子224と出力端子226と基準電圧端子228とを有している。差動増幅器200からの差動出力信号はまた第2のしきい値検出回路230の入力に接続され、この第2のしきい値検出回路230は非反転入力端子232と反転入力端子234と出力端子236と基準電圧端子238とを有している。特に差動増幅器200からの非反転出力信号はしきい値検出回路220および230の非反転入力端子222および232に輸入として与えられ、一方差動増幅器200からの反転出力信号は2個のしきい値検出回路220、230の反転入力端子224および234へ入力として供給される。第1図において2個のしきい値検出回路220、230の基準電圧端子228お

減少させるために有効に使用される。例えば基準電圧入力端子が第6図に示されるように基準接地点に接続されるならば、抵抗250は抵抗248とはほぼ等しい抵抗値を有し、そのため比較器240の非反転入力端子242に供給される電圧の大きさは第1のしきい値検出回路220の非反転入力端子222に供給される電圧の大きさのほぼ $1/2$ である。したがって5ボルトのDC電圧成分を有する差動増幅器200からの出力電圧はこの分圧器によってほぼ2.5ボルトに減少される。この電圧は5ボルトのDC電源により動作するこの実施例の比較器240の動作範囲のほぼ中心にある。同様に抵抗252と254は第1のしきい値検出回路220の反転入力端子224に供給される反転信号に対する分圧器として動作する。第1のしきい値検出回路220はさらに比較器240の出力端子246と非反転入力端子242との間に直列に接続された抵抗256とキャパシタ258とを具備し、また出力端子246と電源 V_{DD} との間に接続された抵抗260を具備している。比較器240の出力端子246は第1のしきい値

および238は基準接地点に接続されている。

第1のしきい値検出回路220の回路の一例が第6図に示されている。図示のように、第1のしきい値検出回路220は非反転入力端子242と反転入力端子244と出力端子246を有する比較器240を備えている。非反転入力端子242は抵抗248を介して第1のしきい値検出回路220の非反転入力端子222に接続され、また抵抗250を介して第1のしきい値検出回路220の基準電圧入力端子228に接続されている。比較器240の反転入力端子244は抵抗252を介して第1のしきい値検出回路220の反転入力端子224に接続され、また抵抗254を介して第1のしきい値検出回路220の基準電圧入力端子228に接続されている。抵抗248と抵抗250は第1のしきい値検出回路220の非反転入力端子222と比較器240の非反転入力端子242との間の分圧器として作用し、そのため非反転入力端子222に供給された電圧の大きさが減少する。電圧の減少は比較器240の動作範囲のほぼ中心に比較器240の入力端子に供給される電圧の大きさを

検出回路220の出力端子226に接続されている。

第1のしきい値検出回路220は通常のように動作して出力端子226に2個の電圧レベルを有するデジタル出力信号を生成する。第7図の波形262によつて示されるように、出力信号はしきい値検出回路220の入力端子222および224に与えられる微分入力信号の各ゼロ交差点において2個の電圧レベルの一方から他方へ切替えられる。例えば非反転入力信号の大きさが第5図の“ゼロ交差点”214および218によつて示されるように反転入力信号の大きさにほぼ等しいとき、第1のしきい値検出回路220の出力端子226における出力電圧は低電圧レベル（例えば論理0）から高電圧レベル（例えば論理1）切替えられる。したがって出力端子226における出力電圧の切替えは主として入力端子222における非反転入力信号と入力端子224における反転入力信号との間の電圧差（第5図の V_{diff} ）に依存することを理解すべきである。抵抗256とキャパシタ258の直列装置は第1のしきい値検出回路220にACヒステリシスを与え、

それにより出力端子226における出力信号は入力信号のゼロ交差付近の信号雑音に反応して切り替えられることはない。

第1のしきい値検出回路220の出力はデコード回路284(図に破線で示す)へ入力として与えられ、このデコード回路284は、しきい値検出回路220によって検出されたゼロ交差のタイミングにしたがって直列デジタルデータ流を発生する。デコード回路284の動作はこの技術においてよく知られており、デコード回路284に入力として与えられるゼロ交差信号の発生に関するものであつてこの発明の技術的範囲とは関係ない。

磁気記録に関する当業者は、後で媒体から磁気媒体上の記録データをうまく読み出すことができないようにする磁気媒体上のデータ記録に関する多くの変形が存在することを理解すべきである。したがつて磁気テープ駆動装置のような多くの記録装置においてデータの記録したすぐ後に記録されたデータの完全性の確認が行われる。例えば磁気テープ駆動装置を例として挙げれば、データは

書き込みヘッド(図示せず)を使用して記録され、データは読取りヘッドを使用して読取られる。読取りヘッド110は典型的には書き込みヘッドから短い距離で配置され、そのためデータが記録されたテープ114の部分はすぐ後で読取りヘッド110の付近を通過しデータを読み取ることができる。この技術は書き込みデータ確認後の読取りと呼ばれている。

テープ114に記録されたデータは、増幅され微分された信号のゼロ交差時を検出する上記したような第1のしきい値検出回路220を使用して検出され、確認される。しかしながら第1のしきい値検出回路220は動作のために非常に大きな信号を必要としない。したがつて第1のしきい値検出回路220は低い信号でテープ114に記録されたデータに対して切り替える同様に正確な出力信号を与える。同じデータが別のテープ装置によつて、または後で同じテープ装置によつて読み取られるとき、記録された信号の大きさは正確な出力データを与えるのに十分でないかも知れない。したがつ

て第2のしきい値検出回路230が設けられてその出力端子236に与えられる出力信号を切り替えるために付加的に信号振幅を必要とすることによつて記録されたデータをテストする手段を与えている。出力端子236もまたデコード回路284に接続され、読取り中、書き込みデータの確認後、デコード回路284は第1のしきい値検出回路220の出力と第2のしきい値検出回路230の出力の両者を比較してデータが後で読み出すことができるような十分な大きさで書かれていることを確認する。

オフセットしきい値を与えるために、第2のしきい値検出回路230の好ましい実施例はDCヒステレシスを含んでいる。実施例のしきい値検出回路230の好ましい形態は第8図に示されている。第8図に示すように、しきい値検出回路230は第6図のしきい値検出回路220と類似しており、それにおいてはまた非反転入力端子272と反転入力端子274と出力電圧 V_{out} を出力する出力端子278を有する比較器270を備えている。比較器270の非反転入力端子272は抵抗278を介して第

2のしきい値検出回路230の非反転入力端子232に接続され、また抵抗280を介して第2のしきい値検出回路230の基準電圧入力端子238に接続されている。比較器270の反転入力端子274は抵抗282を介して第2のしきい値検出回路230の反転入力端子234に接続され、また抵抗284を介して第2のしきい値検出回路230の基準電圧入力端子238に接続されている。第1のしきい値検出回路220に関して上記したように、抵抗278、280、282、284は第2のしきい値検出回路230の入力端子232および234と比較器270の入力端子272および274の間の分圧器として動作する。第1のしきい値検出回路220と同様に第2のしきい値検出回路230の抵抗278、280、282、284の抵抗値は比較器270の正常な動作範囲の中心付近にある入力電圧レベルを比較器270に与えるように選択される。前記と同じ例を使用すると、第2のしきい値検出回路230の基準電圧入力端子238が基準接地電位に接続されているとき、抵抗278、280、282、284は5ボルトのDC成分を有する

供給された信号を2.5ボルトのDC成分を有する信号に減少させるように等しい抵抗値を有するように選択されると具合がよい。

第1のしきい値検出回路220と異なって、第2のしきい値検出回路230は比較器270の出力端子276と非反転入力端子272との間に接続されたフィードバック抵抗286を有している。第2のしきい値検出回路230はさらに出力端子276と正電源(V₊として示す)との間に接続されたプルアップ抵抗288を有する。フィードバック抵抗286は比較器270の出力端子276からその非反転入力端子272へフィードバックを行う。

フィードバック抵抗286は抵抗278と組み合わせられて微分入力電圧と出力電圧との間の電圧伝送特性にヒステレシス効果を与えるように動作する。このヒステレシス効果は第9図に伝送特性290によって示され、この図において水平軸は第2のしきい値検出回路230の非反転入力端子232と反転入力端子234における2つの入力信号の間の差電圧V_{diff}の大きさを表している。これは比

較器270の非反転入力端子272と反転入力端子274との間の差電圧と同じではないことに注意すべきである。垂直軸は比較器270の出力端子276における電圧に対応する第2のしきい値検出回路230の端子286における出力電圧V_{out}を表している。第9図に示すように微分入力電圧が電圧V_{TH}まで増加するとき、出力電圧は低電圧レベルから高電圧レベルへ切り替えられる(すなわちここで通常使用されている表現によれば論理0から論理1に切替えられる)。さらに微分入力電圧が電圧V_{TH}より上まで増加しても出力電圧には何の影響もない。一方第9図に示されているように、出力電圧は微分入力電圧が電圧V_{TH}よりも十分に低い電圧V_{TH-}に減少するまでは低電圧レベルに切り替えられない。これは入力信号における雑音が2個の電圧レベル間で切替えを行うことができないようにするためである。2つのしきい値電圧は2つの入力信号の共通モード電圧V_{cm}を中心に対称に配置されている。

ヒステレシス効果はフィードバック抵抗286と

比較器270の非反転入力端子272に接続された抵抗278、280の間の分圧器作用によって生成される。この効果は第10図、第11図および第12図にしきい値検出器230の非反転入力端子232および反転入力端子234にそれぞれ供給される三角波形300および302に対して、比較器270の非反転入力端子272および反転入力端子274の結果としての三角波形304および306に対して、およびしきい値検出器230の出力端子286からの応答デジタル出力信号308に対して示されている。三角波形は以下の説明を簡単にするために使用されている。読取り回路100中で認められるようなさらに複雑な波形に対する回路の動作は実質的に以下の説明による。2個の三角波形300および302は5.0ボルトの共通モード電圧およびピーク間2.0ボルトのAC電圧スイングを有するものとして示されている(すなわち、各波形は共通モード電圧から各方向に1ボルトのピーク変位を有する)。例示されたしきい値検出回路230では、フィードバック抵抗286は抵抗278の抵抗値の約

4倍以上の抵抗値を有する(例えばフィードバック抵抗286は30000オームの抵抗値を有し、抵抗278の抵抗値は5000オームである)。したがって2つの微分入力信号に対する共通モード電圧が約5.0ボルトであり(すなわち5.0ボルトの調整された電源によって与えられる電圧にほぼ等しいとき)比較器270の出力端子276における出力電圧がゼロボルトにあるとき、フィードバック抵抗286は実効的に抵抗280と並列である。したがって第2のしきい値検出回路230の非反転入力端子232および反転入力端子234に供給された非反転入力信号および反転入力信号が等しいとき(例えば両者が5.0ボルトの大きさを有するとき)、比較器270の非反転入力端子272に供給される電圧は反転入力端子274に供給される電圧よりも小さい。例示的な電圧および抵抗値を使用すると、反転入力端子274に供給される電圧が2.5ボルトであるのに比較して非反転入力端子272に供給される電圧は約2.3ボルトである。したがって比較器270の出力端子276の電圧は、しきい値検出回路

230 の非反転入力端子 232 と反転入力端子 234 との間の差入力電圧がゼロに等しいとき出力電圧レベルを切替えるのではなく、出力信号は非反転入力端子 232 上の非反転入力信号が約 5.2 ボルトにあり、反転入力端子 234 上の反転入力信号が約 4.8 ボルトになるまでレベルを切替えず、このとき比較器 270 の非反転入力端子 272 に供給される非反転入力信号および反転入力端子 274 に供給される反転入力信号の両者は共に約 2.4 ボルトである。したがって非反転および反転入力信号に対する共通モード電圧から例えば 1.0 ボルトのピーク AC 電圧スイングを仮定すると、例示された抵抗値はゼロ差入力から予測される電圧スイングの約 20% のスイッチングオフセットまたはしきい値を与える。プルアップ抵抗 288 が設けられて出力電圧が切替えられるとき出力電圧が実質上 5.0 ボルトに等しいことを保証する。

高い電圧レベルにおける出力電圧によつて、第 2 のしきい値検出回路 230 は反対のヒステレシス効果を与える。第 2 のしきい値検出回路 230 の非

反転入力端子 232 および反転入力端子 234 上の 2 個の入力信号電圧が等しいとき（例えば両者共に 5.0 ボルト）、比較器 270 の非反転入力端子 272 における電圧は約 2.7 ボルトであり、それに比較して反転入力端子 274 における電圧は約 2.5 ボルトである。したがって比較器 270 の出力端子 276 の出力信号は切り替えられない。むしろ出力信号は、非反転入力端子 232 上の非反転入力信号が約 4.8 の大きさボルトにあり、反転入力端子 234 上の非反転入力信号が約 5.2 ボルトの大きさになるまでレベルを切替えず、そのとき比較器 270 の両方の入力端子に供給される両電圧は約 2.6 ボルトである。再び両入力電圧が反対方向におけるそれらの最大電圧スイングの約 20% に到達するまでは切替えられない。

第 8 図の第 2 のしきい値検出回路 230 の動作の成否は予め定められた電圧に実質上等しい共通オフセット電圧に依存する。さらに、非反転入力端子 232 上の非反転入力信号および反転入力端子 234 上の反転入力信号の間の電圧差が実質的にゼ

ロに等しいとき、この条件は微分ローパスフィルタ 150 の出力におけるゼロ交差に対応することが重要である。しかしながら実際には、上記のような例示された読取り回路 100 で使用された部品は完全ではない。例えば問題の一つは差動増幅器 200 の非反転出力端子 206 上の非反転出力信号および反転出力端子 208 上の反転出力信号がそれらの DC 成分間で差オフセット電圧を有することである。すなわち差動増幅器 200 の非反転入力端子 202 上の非反転入力信号および反転入力端子 204 上の反転入力信号の間の差電圧がゼロであるとき、差動増幅器 200 の非反転出力信号と反転出力信号との間の差電圧は必ずしもゼロではない。別の問題は、差動増幅器 200 の非反転および反転出力信号の共通モード DC 成分は知られておらず、一定の値ではないかも知れないことである。

これら両方の問題は、結果的に第 2 のしきい値検出回路 230 の電圧伝送特性におけるヒステレシス効果の中心に第 2 のしきい値検出回路 230 に対する入力がバイアスされない状態を生じる。これ

らの問題の影響は、微分ローパスフィルタ 150 からのゼロ交差の間隔に対応しない量だけ時間的に離れた高レベルから低レベルへの転移による、および低レベルから高レベルへの転移による第 2 のしきい値検出回路 230 からの不正確な出力を生じることである。これらの影響は第 13 図、第 14 図および第 15 図ならびに第 16 図乃至第 18 図に示されている。

第 13 図において三角波形 330 および三角波形 332 は、微分オフセット電圧がゼロに等しくないときの第 2 のしきい値検出回路 230 のそれぞれ非反転入力信号および反転入力信号を表している。これらの波形は一般的に第 10 図の入力波形に対応するものであるが、ゼロでない微分オフセット電圧 ΔV の効果が示されている。第 14 図においては、波形 334 は比較器 270 の非反転入力端子 272 に供給される非反転入力信号を表し、波形 336 は比較器 270 の反転入力端子 274 に供給される反転入力信号を表している。また第 15 図には破線で重ねられた波形 308 が示されている。ゼロ

でないDC微分オフセット電圧 ΔV を有する2個の入力信号に亘じたしきい値検出回路230により発生された出力信号は波形308によつて表される出力信号に対応しない。したがつて、特に高いデータ速度においてデコード回路240によつてエラーのあるデータを生じ得る。それにおいて信号の前後と後縁との間の時間オフセットは信号期間の可成りの部分となり得る。

第16図で波形360および波形362は、共通モード電圧 V_{cm} が第10図の波形の共通モード電圧よりも小さい(例えば共通モード電圧が5ボルト出なく4ボルトである)ときの第2のしきい値検出回路230の非反転入力信号および反転入力信号をそれぞれ表している。第17図では波形364は比較器270の非反転入力端子272に供給される非反転入力信号を表し、波形366は比較器270の反転入力端子274に供給される反転入力信号を表している。第18図においては波形368は第17図の比較器270の入力信号が実質上等しいときの出る電圧のスイッチングを示すための比較器270の

出力電圧を表している。波形308は出力信号が第12図にしたがつて切替えられる場合を示すために破線で重ねられている。しきい値検出回路230により発生された出力信号は波形308により表される出力信号に対応していない。したがつて潜在的にデコード回路によつてエラーのあるデータが発生する可能性があることが認められる。さらに第2のしきい値検出回路230は、非反転入力信号が減少するときと非反転入力信号が増加するときとは異なるしきい値%を有することが認められる。例えば非反転入力信号が増加するとき出力信号は非反転入力信号が約4.16ボルトのとき切替えられ、それは4.0ボルトの共通モード電圧から1ボルトの電圧スイングの約16%のしきい値%に対応する。他方非反転入力信号が減少するとき出力信号は非反転入力信号が約3.78ボルトに到達するまで切替えられず、それは1ボルトのピークスイングの約24%のしきい値%に対応する。しきい値%に相違があることは好ましいことではない。

差動増幅器200の非反転出力端子206における

非反転出力信号と反転出力端子208における反転出力信号との間の微分オフセット電圧をゼロにする方法の一つは、第19図に示すように例示された差動増幅器200の1対の利得およびオフセット調整入力端子382および384を基準接地電位に接続する可変抵抗回路網を付加することである。利得およびオフセット調整入力端子382および384間の抵抗は差動増幅器200の利得を調整するために可変抵抗386によつて変化されることが知られている。さらに利得およびオフセット調整入力端子の一つと基準接地電位との間の抵抗は他方の利得およびオフセット調整入力端子と基準接地電位との間の抵抗に関して変化され、非反転出力端子206と反転出力端子208との間の微分オフセット電圧を実質的にゼロにするように非反転出力信号に関して反転出力信号の直流成分を変化させることが知られている。例えば第19図に示すように、正の利得およびオフセット調整入力端子382はポテンシオメータ390の第1の部分と直列に接続された抵抗388によつて基準接地電

位に接続され、負の利得およびオフセット調整入力端子384はポテンシオメータ390の第2の部分と直列に接続された抵抗392によつて基準接地電位に接続される。ポテンシオメータ390を調整することによつて2個の利得およびオフセット調整入力端子と基準接地電位との間の抵抗は相対的に変化され、2個の出力信号間の相対的DC微分オフセット電圧を変化させることができる。しかしながらこの方法はポテンシオメータ390の手動調整を必要とし、また時間および温度による差動増幅器200中の変化に対して補償するためには付加的な調整を必要とする。さらにこの方法は必ずしも共通モード電圧の問題を解決するものではない。すなわち前述のように自動的に微分オフセット電圧を実質的にゼロに維持し、既知の基準電圧に対する差動増幅器200からの出力信号の共通モード電圧を再生する回路に対する必要性が存在している。

発明の説明

この発明は上記の読取り回路100と組合わせて

使用され、ビデオ増幅器からの非反転出力信号と反転出力信号との間の微分オフセット電圧の問題と未知の共通モードDC電圧レベルの効果に関する問題との両者を解決する改良された読取り回路を提供する補償回路に関するものである。この発明の補償回路は差動増幅器200によつて発生された非反転出力信号と反転出力信号との間の微分オフセット電圧をゼロにする。この発明の補償回路はまた2つの出力の共通モード直流電圧を既知の基準電圧に設定する。

この発明は、この発明の補償回路を備えた改良された読取り回路400のブロック図を示している第20図を参照することによつて最もよく理解できる。改良された読取り回路400は第1図に記載された前記の読取り回路100の素子を含み、第1図に記載された同様の素子に対応する第20図の素子には同様の符号が付されている。

図示のように、第20図の回路400は差動増幅器200の出力端子208、208に接続された補償回路410を備えている点で第1図の回路と異なつて

いる。特に補償回路410は差動増幅器200の非反転出力端子208に接続された非反転入力端子412と差動増幅器200の反転出力端子208に接続された反転入力端子414とを備えている。補償回路410はさらにフィードバック出力端子420を備え、それは以下さらに詳細に説明するように差動増幅器200の利得およびオフセット入力端子382または384の一つ（例えば端子384）に電気的に接続されている。補償回路410は共通モード電圧再生出力端子422を備え、それは第1のしきい値検出回路220の電圧基準入力端子228および第2のしきい値検出回路230の電圧基準入力端子238に接続されている。

以下説明するように、補償回路410は入力端子412および414における微分入力信号間に存在する可能性のある微分オフセット電圧を実質的に除去するために差動増幅器200からの非反転および反転出力信号間のDC差動オフセットを連続的に調整するように動作する。補償回路410はまた共通モード再生電圧出力端子422において共通モー

ド再生電圧 V_{cmr} を出力し、それは差動増幅器200からの差出力信号の共通モード電圧に応じて第1および第2のしきい値検出回路220および230中の分圧器に供給される電圧を連続的に調整し、そのため比較器240および270に供給される微分電圧は既知の実質的に一定の直流電圧成分を有する。ここに記載した好ましい実施例では、補償回路410は既知の共通モード再生電圧を出力し、それは電源電圧の半分に実質的に等しく（例えば5.0ボルトの電源に対して2.5ボルト）選択され、そのためしきい値検出回路230は上記したような方法で動作する。

第21図はこの発明の補償回路410の好ましい実施例を示しており、この図はまた差動増幅器200を示している。上記のように差動増幅器200は1対の微分信号を出力端子206および208に出力する。非反転出力端子206の非反転出力信号は V_+ で示され、それはDC成分(V_{dc+})とAC成分(V_{ac+})からなり、+符号は非反転出力信号であることを示すものである。これは数学的に

は次のように表現される。

$$V_+ = V_{dc+} + V_{ac+} \quad (1)$$

反転出力端子208の反転出力信号は V_- で示され、DC成分(V_{dc-})と交流成分(V_{ac-})からなり、-符号は反転出力信号であることを示すものである。これは数学的には次のように表現される。

$$V_- = V_{dc-} + V_{ac-} \quad (2)$$

2つの信号のそれぞれのDC成分は2つの信号のAC成分がそれを中心としてスイングする平均電圧を表している。以上のことは第22図に非反転出力信号を表す波形430および反転出力信号を表す波形432によつて示されている。第22図に示すように、非反転出力信号は ΔV_{offset} として示された量だけDC成分と異なったDC成分を有している。数学的には次のように表現される。

$$\Delta V_{offset} = V_{dc-} - V_{dc+} \quad (3)$$

ΔV_{offset} は正でも負でもよく、 V_{dc+} または V_{dc-} のどちらが大きい値を有するかによる。

理想的には2つの出力信号間の微分オフセット

電圧は入力信号差がゼロであるときゼロであるけれども差動増幅器200に使用されるビデオ増幅器の不完全な性質によつて2つの信号間の微分オフセット電圧 ΔV_{offset} は図示のようにゼロではない。共通モード電圧 V_{cm} は2つの直流成分の平均値である。

$$V_{cm} = (V_{dc+} + V_{dc-}) / 2 \quad (4)$$

理想的には共通モード電圧 V_{cm} はしきい値検出回路が予め定められた大きさの共通モード電圧で動作するように設計することができるように予め定められた大きさでなければならない。しかしながら上記したように共通モード電圧は個々のビデオ増幅器によつて変化し、また温度および時間的にも同様に变化する。

差動増幅器200により発生された非反転および反転出力信号のAC成分は実質上大きさが等しく互いに反対でなければならない。したがつて、

$$V_{ac+} = V_{ac-} \quad (5)$$

第21図に戻ると、補償回路410は非反転入力端子442と、反転入力端子444と、出力端子446

増幅器200からの反転された出力信号に応じた信号を受けするように直流結合されている。この信号もまた直流結合されているから、非反転入力端子442に与えられる信号は差動増幅器200から出力された非反転信号の V_{dc-} および V_{ac-} の両者を含んでいる。

第1の演算増幅器440の非反転入力端子442はさらにキャパシタ470と抵抗472の直列接続を介して補償回路410の非反転入力端子412に接続され、差動増幅器200からの非反転出力信号に応じたAC結合信号を受ける。この信号は上記の V_{ac+} である。

同様に、第1の演算増幅器440の反転入力端子444は別のキャパシタ474と抵抗476の直列接続を介して補償回路410の反転入力端子414に接続され、差動増幅器200からの反転出力信号に応じたAC結合信号を受ける。この信号は上記の V_{ac-} である。

AC結合された信号およびDC結合された信号は第1の演算増幅器440の入力端子において合算

とを備えた第1の演算増幅器440を具備している。補償回路10はさらに非反転入力端子452と、反転入力端子454と、出力端子456とを備えた第2の演算増幅器450を具備している。好ましい実施例では2個の演算増幅器440と450はナショナルセミコンダクタ社から市販されているLM324型演算増幅器である。

直列抵抗460は補償回路410の非反転入力端子412と第1の演算増幅器440の反転入力端子444との間に接続されている。したがつて第1の演算増幅器440の反転入力端子444は差動増幅器200からの非反転出力信号に応じた信号を受けようとして直流結合されている。この信号は直流結合されているから、反転入力端子444に与えられる信号は差動増幅器200から出力された反転された信号の V_{dc+} および V_{ac+} の両者を含んでいる。

同様に、直列抵抗462は補償回路410の反転入力端子414と第1の演算増幅器440の非反転入力端子442との間に接続されている。したがつて第1の演算増幅器440の非反転入力端子442は差動

される。ここに記載した実施例では、抵抗460、462、472、476は等しい大きさであり(例えば10,000オーム)、そのため第1の演算増幅器440の入力端子において合算された電流は差動増幅器200によつて与えられた対応する出力電圧に直接比例する。したがつて第1の演算増幅器440の非反転入力端子442に入力された電圧は V_{sum+} と呼ばれ、数学的には次のように表現される。

$$\begin{aligned} V_{sum+} &= V_{dc+} + V_{ac+} \\ &= (V_{dc-} + V_{ac-}) + V_{ac+} \end{aligned} \quad (6)$$

式(5)から V_{ac+} は V_{ac-} と大きさが等しく逆相であるから、上記の式(6)は簡単にされ、

$$V_{sum+} = V_{dc-} \quad (6')$$

同様に、第1の演算増幅器440の反転入力端子444に入力された電圧は V_{sum-} と呼ばれ、数学的には次のように表現される。

$$\begin{aligned} V_{sum-} &= V_{dc-} + V_{ac-} \\ &= (V_{dc+} + V_{ac+}) + V_{ac-} \end{aligned} \quad (7)$$

再び V_{ac-} は V_{ac+} と大きさが等しく逆相であるから、上記の式(7)は簡単にされ、

$$V_{SUM-} = V_{DC-} \quad (7')$$

したがって第1の演算増幅器440の微分入力端子442および444は1対のDC信号を与えられ、それは第1の演算増幅器440によつて合算され、 ΔV_{OFFSET} の関数である出力信号 V_{OUT1} を出力端子446に生じる。換言すれば、

$$\begin{aligned} V_{OUT1} &= f(V_{SUM+} - V_{SUM-}) \\ &= f(V_{DC+} - V_{DC-}) \\ &= f(-k \Delta V_{OFFSET}) \end{aligned} \quad (8)$$

ここで f は第1の演算増幅器440の特性、その関連する回路および差動増幅器200の特性により決定される関数である。

第21図に示すように、第1の演算増幅器440の出力端子446は直列抵抗480（例えば10,000オームの抵抗値を有する）を介して補償回路410のフィードバック出力端子420へ接続され、したがって差動増幅器200の利得およびオフセット調整入力端子382および384の選択された一つに接続されている。例えば図示の実施例では、第1の演算増幅器440の出力端子446は負の利得およびオ

ΔV_{OFFSET} の大きさを実質上ゼロボルトまで減少させる。同様に V_{DC-} 成分が非反転出力信号の V_{DC+} 成分に対して大きさを減少するにしたがつて出力信号 V_{OUT1} の大きさが減少するとき、負の利得およびオフセット調整入力端子384に供給される電圧は反転出力信号に対して非反転出力信号の大きさを増加させ、したがってこの場合にも再び微分オフセット電圧 ΔV_{OFFSET} の大きさを減少させる。第1の演算増幅器440は実質上ゼロボルトにその入力の電圧差を維持するように動作し、したがって非反転出力端子208および反転出力端子208の間の微分オフセット電圧 ΔV_{OFFSET} を実質上ゼロに維持する。

さらに第21図に示されているように、補償回路410は第1の演算増幅器440の出力端子446と入力端子444との間に接続されたキャパシタ494を備えている。このキャパシタ494はフィルタキャパシタとして動作し、反転入力端子444における過渡的雑音に応じて出力電圧 V_{OUT1} が変化する速度を減少させる。さらに第2のフィルタキャパ

シタ496が非反転入力端子442と接地点との間に接続されて非反転入力端子442に対するフィルタ効果を与え、差動増幅器200からの反転出力信号および非反転出力信号に対する平衡した容量性負荷を与える。実施例ではフィルタキャパシタ494および496並びに直列キャパシタ470および474は0.1マイクロファラッドの容量値を有する。

第1の演算増幅器440は関連する抵抗およびキャパシタと共に簡単なローパス能動フィルタとして動作し、差動増幅器200の非反転出力信号と反転出力信号との間の微分オフセット電圧に対する実時間補償を行う。この補償は能動的であるから微分オフセット電圧の最初の手動調整も必要なければ、温度によつて生じた変化や部品のエージングに応じた将来の調整も必要ない。したがって第21図の補償回路10はゼロでない微分オフセット電圧による問題に対するすぐれた解決策を与えるものである。

上述のように差動増幅器200の非反転出力信号と反転出力信号は第1のしきい値検出回路220お

よび第2のしきい値検出回路230に対して入力として与えられる。2つの信号間の直流微分オフセット電圧は実質上大きさがゼロになるように制御されから、第1のしきい値検出回路220は上述した動作の説明にはばしたがって動作する。すなわち第1のしきい値検出回路220は2つの入力信号が今や実際のゼロ交差に対応している実質上同じ大きさのときレベルを切替える出力信号を出力する。

他方、差動増幅器200からの非反転出力信号と反転出力信号の共通モード電圧の大きさは知られていない。それ故第2のしきい値検出回路230の動作は共通モード電圧の大きさに応じて変化する。これは望ましくないので、補償回路410は差動増幅器200からの2つの出力信号の共通モード電圧における変化を補償する付加的な回路を備えている。この発明のこの部分は主として第2のしきい値検出回路230の動作と関係しているから、第2のしきい値検出回路230がこの部分の動作を説明するために第21図中に記載されている。

第2の演算増幅器450およびその関連する回路部品と組み合わせた分圧器回路は以下説明するように共通モード電圧の問題に対する解決策を与える。

第2の演算増幅器450の非反転入力端子452は大きさ V_{REF} を有する既知の予め定められた直流出力基準電圧を与える基準電圧源500に接続されている。例えば基準電圧電源500はツェナーダイオード、調整された基準電圧電源、その他でよい。上記のようにこの実施例では基準電圧 V_{REF} は電源電圧のほぼ半分に等しい(例えば5.0ボルトの電源に対して2.5ボルト)。第2の演算増幅器450の反転入力端子454は直列抵抗510を介して第1の演算増幅器440の非反転入力端子442に接続され、直列抵抗512を介して第1の演算増幅器440の反転入力端子444に接続されている。第2の演算増幅器450の反転入力端子454はしたがって差動増幅器200の共通モード電圧出力に比例する信号を受ける。第1の演算増幅器440の動作は第1の演算増幅器440の両方の入力端子442と

上述のように、差動増幅器200の非反転出力信号と反転出力信号は第2のしきい値検出回路230へ入力としてそれぞれ抵抗278および抵抗282を介して与えられている。抵抗278は基準電圧入力端子238に接続された抵抗280と共に分圧器として動作する。同様に抵抗282は基準電圧入力端子238に接続された抵抗284と共に分圧器として動作する。前記の第8図のものと異なって、基準電圧入力端子238は基準接地電位に接続されるのではなく、共通モード再生電圧出力端子422に接続されている。回路の再生電圧発生部分の動作の説明の都合上、抵抗278と抵抗280と比較器270の非反転入力端子272との共通接続点における電圧は V_{OUT+} とし、また抵抗282と抵抗284と比較器270の反転入力端子274との共通接続点における電圧は V_{OUT-} とする。この実施例では抵抗278と282の抵抗値は約5,000オームであり、抵抗280と284の抵抗値は約2,500オームであり、フィードバック抵抗286の抵抗値は約30,000オームである。

444における信号を実質的に等しくさせるから1つの入力端子に接続が行われる必要がであるだけである。しかし第21図に示すような両方の接続を設けることによつて、差動増幅器200の非反転および反転信号出力は実質上等しく負荷される。この実施例では直列抵抗510および512は非常に高いインピーダンス(例えば500,000オーム)を有し、したがって差動増幅器200の出力のいずれをも顕著に負荷することはない。

第2の演算増幅器450は出力端子458に出力信号 V_{OUT2} を出力する。フィードバック抵抗520は第2の演算増幅器450の出力端子458を第2の演算増幅器450の反転入力端子454に接続し、出力信号 V_{OUT2} に比例する信号を反転入力端子454にフィードバックする。この実施例ではフィードバック抵抗520は約125,000オームの抵抗値を有する。フィードバック抵抗520の抵抗値は直列抵抗510および512のそれぞれの抵抗値の約1/4に等しく選択される。したがって第1の演算増幅器440の非反転入力端子442と反転入力端子444か

らの全体の抵抗値のほぼ半分に等しい。この比率はこの実施例の分圧器回路網の抵抗値の比率と同じである。電圧 V_{out2} はまた略号 V_{cm2} で表わされる共通モード再生電圧とも呼ばれ、補償回路 410 からの出力として共通モード再生電圧出力端子 422 に出力され、第 2 のしきい値検出回路 230 の基準電圧入力端子 238 に与えられる。

第 2 の演算増幅器 450 により発生された共通モード再生電圧は分圧器抵抗 278, 280, 282, 284 と共同して動作し、比較器 270 の非反転入力端子 272 と反転入力端子 274 に DC 共通モード電圧を与え、それは非反転出力 208 における差動増幅器 200 の共通モード電圧出力および第 2 の演算増幅器 450 の出力端子 458 における出力電圧 V_{out2} によって決定される。以下説明するように、共通モード再生電圧 (V_{out2} または V_{cm2}) は変化され、それ故比較器 270 の入力端子における共通モード再生電圧は実質上一定の予め定められた大きさである。

第 2 の演算増幅器 450 の出力端子 458 に生じる

$$\frac{V_{sum+} - V_{ref}}{R_{510}} + \frac{V_{sum-} - V_{ref}}{R_{512}} = \frac{V_{ref} - V_{out2}}{R_{520}} \quad (9)$$

ここで R_{510} 、 R_{512} 、 R_{520} はそれぞれ抵抗 510, 512, 520 の抵抗値である。

V_{sum+} は V_{sum-} に等しく、両者共に V_{dc2} に等しく、また R_{510} は R_{512} に等しく、 R_{520} の 4 倍に等しいから、式 (9) は次のように簡単化される。

$$\frac{V_{dc2} - V_{ref}}{2 R_{520}} = \frac{V_{ref} - V_{out2}}{R_{520}} \quad (10)$$

式 (10) はさらに簡単化される。

$$V_{out2} = (3 V_{ref} - V_{dc2}) / 2 \quad (11)$$

式 (11) から第 2 の演算増幅器 450 によって与えられた出力電圧 V_{out2} は V_{dc2} が減少するとき増加し、 V_{dc2} が増加すれば減少する。したがって出力電圧 V_{out2} は差動増幅器 200 の非反転および反転出力信号の共通モード電圧が減少するとき増

出力電圧 V_{out2} は電圧 V_{sum+} および V_{sum-} と、基準電圧 V_{ref} によって決定されることが認められる。上述のように第 1 の演算増幅器 440 は、電圧 V_{sum+} と V_{sum-} が互いに実質的に等しくなるように、また差動増幅器 200 によって発生された非反転および反転出力信号の直流成分に実質的に等しくなるように動作する。したがって第 2 の演算増幅器 450 の出力は差動増幅器 200 からの共通モード出力電圧によって決定される。共通モード出力電圧は以後 V_{dc2} と呼ばれる。

当該技術でよく知られているように、第 2 の演算増幅器 450 の出力端子 458 からその反転入力端子 454 に接続されているフィードバック抵抗 520 は第 2 の演算増幅器 450 に出力電圧 V_{out2} を発生させ、その反転入力端子 454 における電圧をその非反転入力端子 452 における基準電圧 V_{ref} に実質上等しくさせる大きさを有している。第 2 の演算増幅器 450 の動作は数学的には次のように表すことができる。

加し、反対であれば反対になる。第 2 の演算増幅器 450 の出力電圧はまた共通モード再生電圧と呼ばれ、 V_{cm2} で示され、以下説明するように予め定められた基準電圧に対して非反転および反転出力信号の共通モード電圧を再生するために使用される。

上述のように比較器 270 の非反転入力端子 272 の非反転信号 V_{out+} と反転入力端子 274 の非反転信号 V_{out-} はそれぞれ差動増幅器 200 の非反転出力端子 208 の出力電圧 V_{+} と反転出力端子 208 の出力電圧 V_{-} および第 2 の演算増幅器 450 の出力電圧 V_{out2} に応答する。数学的には次のように表現される。

$$V_{out+} = \frac{V_{+}(R_{280}R_{286}) + V_{out2}(R_{278}R_{286}) + V_{276}(R_{278}R_{280})}{(R_{280}R_{286}) + (R_{278}R_{286}) + (R_{278}R_{280})} \quad (12)$$

$$V_{out-} = V_{out2} + \left[\frac{R_{284}}{R_{282} + R_{284}} \right] (V_{-} - V_{out2}) \quad (13)$$

ここで、 R_{278} は抵抗 278 の抵抗値、 R_{280} は

抵抗280の抵抗値、 R_{282} は抵抗282の抵抗値、 R_{284} は抵抗284の抵抗値、 R_{286} は抵抗286の抵抗値、 V_{276} は比較器270の出力端子276における出力電圧である。上述のように抵抗278および282の抵抗値は抵抗280および284の抵抗値のほぼ2倍であり、抵抗286の抵抗値は抵抗280および284の抵抗値のほぼ1/2倍である。したがって式(12)および(13)は簡単化され、

$$V_{OUT+} = (1/19)[(6V+) + 12V_{OUT2} + V_{276}] \quad (14)$$

$$\begin{aligned} V_{OUT-} &= V_{OUT2} + (1/3)(V- - V_{OUT2}) \\ &= (2/3)V_{OUT2} + (1/3)V- \end{aligned} \quad (15)$$

式(11)による V_{OUT2} の定義を使用して、式(14)および(15)はさらに簡単にされる。

$$\begin{aligned} V_{OUT+} &= (1/19)[(6V+) + 12(3V_{REF} - V_{DC+})/2 + V_{276}] \\ &= (1/19)[(6V+) + 18V_{REF} - 6V_{DC+} + V_{276}] \end{aligned} \quad (16)$$

$$V_{OUT-} = (1/3)(3V_{REF}/2 - V_{DC+}) + (1/3)V- \quad (17)$$

$$V_{OUT+} = (1/19)[6V_{AC+} + 18V_{REF} + V_{276}] \quad (20)$$

$$V_{OUT-} = V_{REF} + (V_{AC-})/3 \quad (21)$$

式(20)は比較器270の非反転入力端子272における非反転出力信号 V_{OUT+} がDC成分およびAC成分を有し、そのDC成分は基準電源500により供給された予め定められた基準電圧 V_{REF} および比較器270の出力電圧のみの関数であり、二つの大きさのただ一つのみを有することができ(すなわち実施例における0または+5ボルト)、AC成分は差動増幅器200の非反転出力端子208における非反転出力 V_{+} のAC成分の8/19に等しいことを示している。式(21)は比較器270の反転入力端子274における反転出力信号 V_{OUT-} がDC成分およびAC成分を有し、そのDC成分はまた基準電源500により供給された予め定められた基準電圧 V_{REF} に等しく、AC成分は差動増幅器200の反転出力端子208における反転出力 V_{-} のAC成分 V_{AC-} の1/3に等しいことを示している。したがって第2の演算増幅器450およびその関連

~~成するように動作することが認められる。上述の~~

式(1)で述べたように差動増幅器200の非反転出力端子208における非反転出力信号 V_{+} は直流成分 V_{DC+} と交流成分 V_{AC+} とを含む。同様に、反転出力端子208における非反転出力信号 V_{-} は直流成分 V_{DC-} と交流成分 V_{AC-} とを含む。第1の演算増幅器440およびその関連する部品は両方の信号の直流成分を V_{DC+} に等しくさせるから、式(1)および(2)は次ぎのようになる。

$$V_{+} = V_{DC+} + V_{AC+} \quad (1')$$

$$V_{-} = V_{DC+} + V_{AC-} \quad (2')$$

式(1')および(2')を式(18)および(17)と置換すると、

$$V_{OUT+} = (1/19)[6V_{DC+} + 6V_{AC+} + 18V_{REF} - 6V_{DC+} + V_{276}] \quad (18)$$

$$V_{OUT-} = (1/3)(3V_{REF}/2 - V_{DC+}) + (1/3)(V_{DC+} + V_{AC-}) \quad (19)$$

式(18)および(19)はさらに簡単にすることができ、次のように2つの出力信号はAC成分と基準電圧のみの関数である。

する回路は基準電圧 V_{REF} に等しい既知の予め定められたDC成分を有するために補償回路から非反転および反転出力信号 V_{OUT+} および V_{OUT-} を生ように第2のしきい値検出回路230の比較器270の入力として与えられるこれらの補償された信号により、第2のしきい値検出回路230は第13図乃至第18図のような不適切な波形になるのではなく、第10図乃至第12図の波形によつて示されるように、理想化された第2のしきい値検出回路230によつて適切に動作される。

以上の説明から、この発明の補償回路410が従来の誤取り回路に関連した両方の問題を解決することが認められよう。すなわち差動増幅器200は自動的に制御されて、差動増幅器200の入力に供給される差動電圧が温度による変化および経年変化がゼロに等しくされるとき実質的にゼロに等しいオフセット電圧を有する差動出力電圧を与える。この発明の補償回路410はさらに第2のしきい値検出回路230の比較器270に供給される入力信号が既知の予め定められた共通モード電圧を有して

それにより第2のしきい値検出回路230によつて与えられる出力信号が適切に動作して、上述の書き込み動作後に読取りを行うために対称電圧マージンを与える。

以上この発明をテープ装置における使用について説明したが、この発明の補償回路はディスク駆動装置その他の磁気媒体記憶装置に関連した他の回路と組み合わせて使用されることができ、さらにこの発明の補償回路は、ゼロでない差動オフセット電圧および未知の共通モード電圧に対して補償されることが望ましいその他の電子回路と組み合わせて使用されることができ、この発明の補償回路のその他の利用も当業者には明白であろう。

4. 図面の簡単な説明

第1図は、テープ駆動読取り回路のブロック図である。

第2図は、テープ読取りヘッド増幅器からの信号の一例の波形を示す。

第3図は、第1図のテープ駆動読取り回路で使

用される差動微分ローパスフィルタの回路図である。

第4図は、第3図の差動微分ローパスフィルタ通過後の第2図に示す信号の波形である。

第5図は、第1図の増幅器によつて増幅された後の第4図の波形である。

第6図は、ヒステレシスのない簡単化されたしきい値検出回路の回路図である。

第7図は、第6図のしきい値検出回路から出力された電圧レベルを表す波形である。

第8図は、電圧しきい値マージンを与えるためにヒステレシスを有するしきい値検出回路の一例の回路図である。

第9図は、雑音免疫を与えるヒステレシス効果を示す第8図のゼロ交差回路の電圧転送特性を示す。

第10図は、第8図のしきい値検出回路の入力に供給される簡単化された微分入力信号を表す1対の三角波形である。

第11図は、第8図のしきい値検出回路の比較

い値検出回路ならびににに対するそれらの接続を示している。

第22図は、第21図の補償回路に供給される差動増幅器からの差動出力信号の1対の波形を示す。

第12図は、第8図のしきい値検出回路の出力信号を示す。

第13図乃至第15図は、第10図乃至第12図の波形に対応する波形を示し、それと同時に差動増幅器の出力間のゼロでない差動オフセット電圧により生じるしきい値検出回路の出力の影響を示す。

第16図乃至第18図は、第10図乃至第12図の波形に対応する波形を示し、それと同時に差動増幅器の出力の共通モード電圧の大きさの変化によつて生じるしきい値検出回路の出力の影響を示す。

第19図は、差動増幅器の非反転および反転出力間の微分オフセット電圧を手動調整する従来の可変抵抗回路網を示す。

第20図は、この発明の実施例の補償回路を備えたテープ駆動読取り回路のブロックである。

第21図は、この発明の実施例の補償回路の回路図であり、さらに差動増幅器および第2のしき

い値検出回路ならびににに対するそれらの接続を示している。

第22図は、第21図の補償回路に供給される差動増幅器からの差動出力信号の1対の波形を示す。

200 … 差動増幅器、220, 230 … しきい値検出回路、410 … 補償回路、440, 450 … 演算増幅器、500 … 基準電圧源。

出願人代理人 弁理士 鈴江武彦

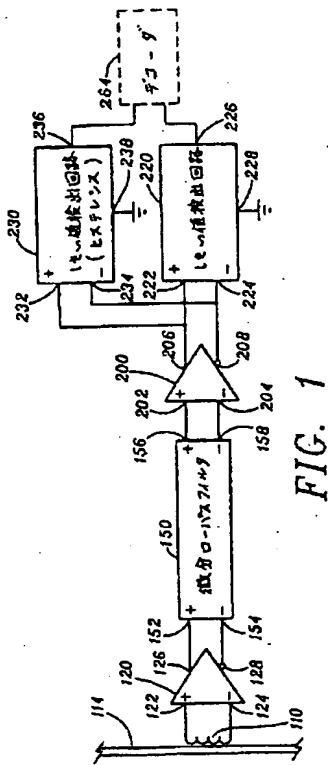


FIG. 1

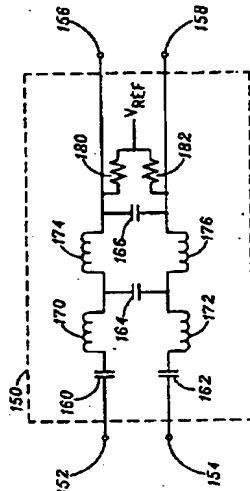


FIG. 3

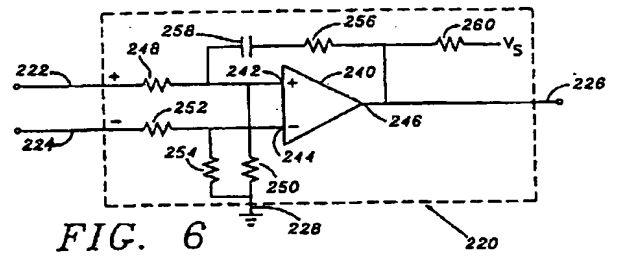


FIG. 6

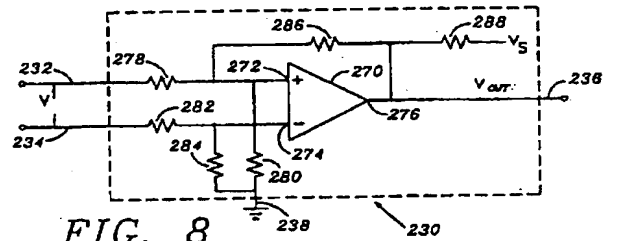


FIG. 8

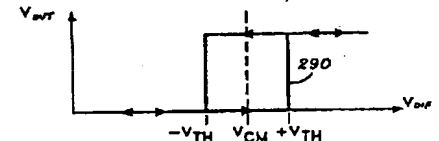


FIG. 9

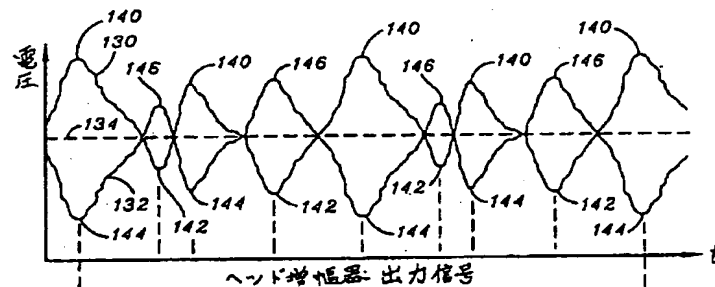


FIG. 2

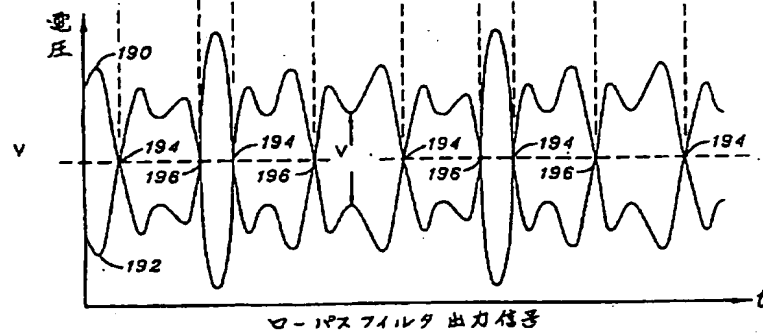


FIG. 4

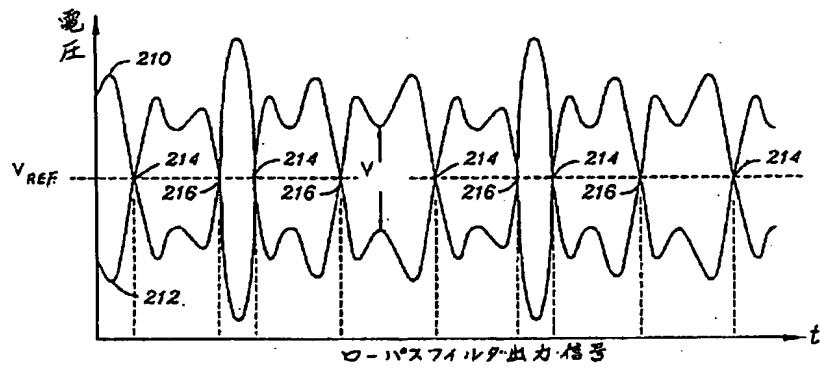


FIG. 5

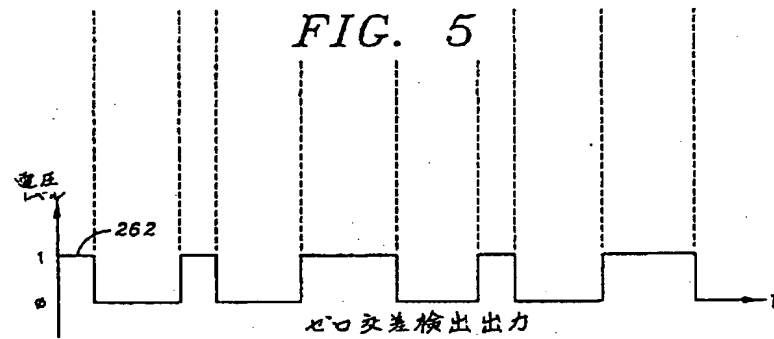


FIG. 7

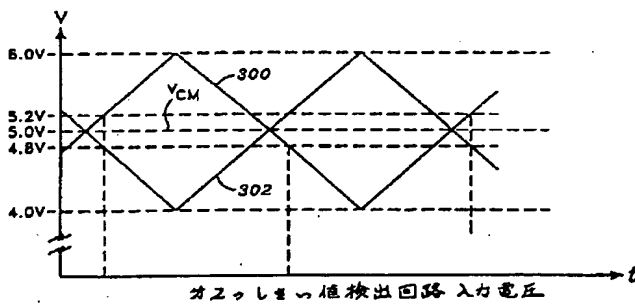


FIG. 10

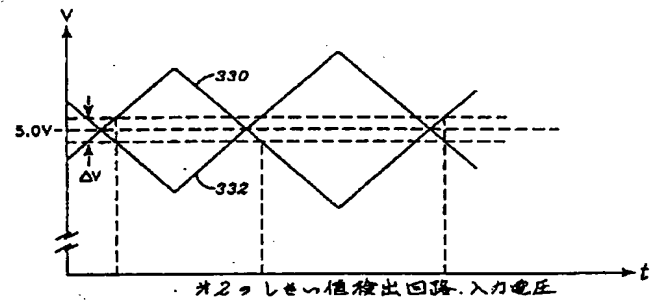


FIG. 13

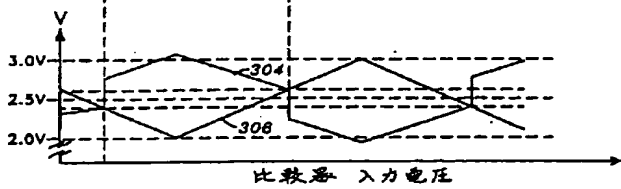


FIG. 11

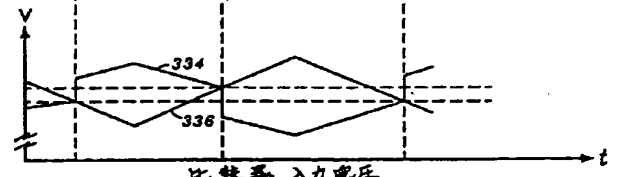


FIG. 14

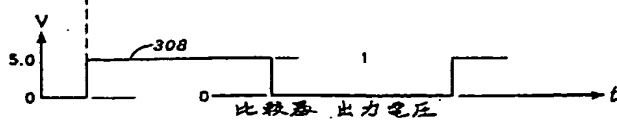


FIG. 12v

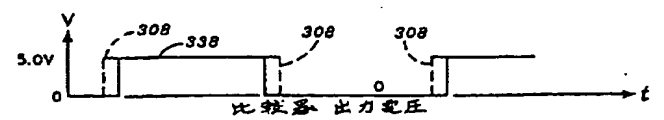


FIG. 15

